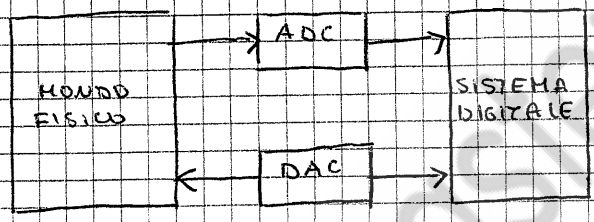
Roberto Saletti 25/09/2017

Libro: Digital Design: Principle & Practice
Wakerly

Usi della logica binaria:
- Variabili logiche → Applicazioni di controllo.
- Rappresentazione di numeri → Applicazioni di calcolo



MASTER COPY
Tel. 050 31212 28
Cell. 333 2937765

Progettazione di un sistema digitale:
- Analisi delle Specifiche;
- Sintesi del Progetto;
- Implementazione del Progetto;

Il partizionamento del progetto consente di definire una gerarchia dell'architettura proposta semplificando la logica da adoperare.

La soluzione tecnologica scelta influenza pesantemente le scelte progettuali.

Soluzioni tecnologiche per la realizzazione di un sistema digitale:
- Componentistica discreta:
  → la soluzione proposta è una soluzione estremamente rigida.
- Componentistica programmabile:
  → la soluzione proposta è estremamente flessibile
- ASIC:

-> Prestazioni elevate ma alta rigidità

- Circuiti General Purpose (μC, μP, DSP):

-> Soluzione estremamente flessibile ma non ottimizzata dal punto di vista delle prestazioni.

26/09/2017

Il progettista ha il compito di convertire le specifiche progettuali in primitive logiche.

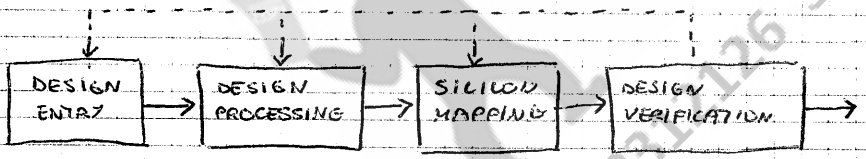
CAD

Ne abbiamo a disposizione di due tipi:

1) Strumenti di sintesi: aiuta il progettista ad implementare e ripetere la gerarchia verso il basso -> Consente di sintetizzare la gerarchia

2) Strumenti di verifica: controlla la validità della sintesi effettuata. (Simulatore)

Flusso Progettuale per la realizzazione di un sistema digitale



MASTER COPY
Tel. 050 8312126
Cell. 380 9637745

Design Entry: Descrizione progetto in termini di funzionalità ed architettura.

-> In questa fase il progetto potrebbe essere technology independent

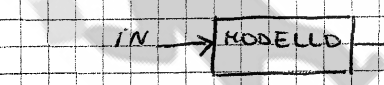
Design Processing: Traduzione della funzionalità in primitive e corrispondenza tra le varie -> Ho sintetizzato la struttura.

Silicon Mapping: Trasformazione della sintesi
in silicio.
Design Verification: Fase in cui si analizza se
le specifiche sono state rispettate.

Design Entry, composta da:
- Schematic Entry: descrizione schematica.
- Text Entry: descrizione testuale.
  → Consente di effettuare una descrizione comportamentale e non strutturale.

Al termine del Design Processing ottengo una netlist.

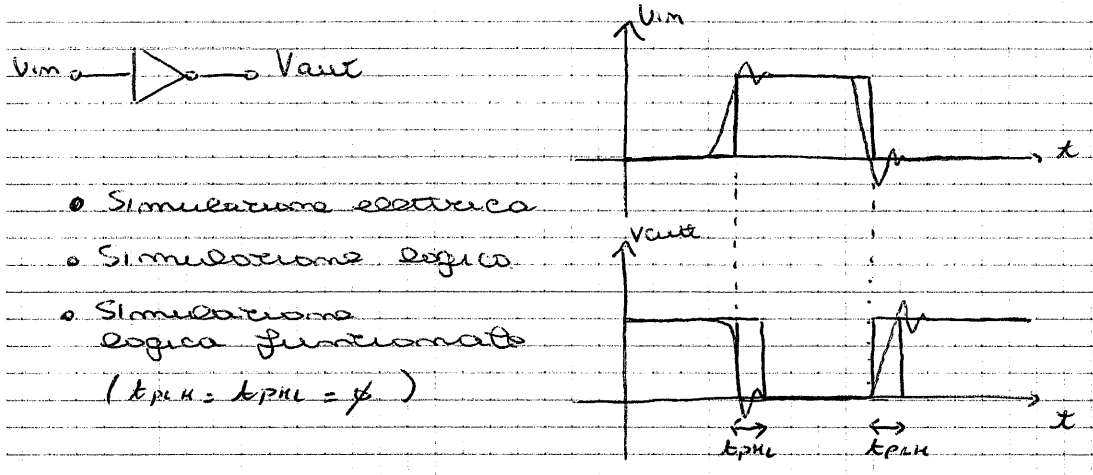
Simulatori
Traducono il sistema fisico in un modello.
Stimolano il modello con degli ingressi
e mostrano le uscite.
Il progettista poi si occupa di verificare la validità dei risultati.



- Simulatore elettrico: analizza fisicamente
  il supporto costituito dal sistema
- Simulatore logico: traduce i segnali
  elettrici in livelli logici semplificando
  la simulazione.

Per circuiti complessi il simulatore logico
consente di ottenere un risultato attendibile,
il simulatore elettrico non è "praticamente"
utilizzabile.

Simulazioni oggetto funzionali: hanno
l'obiettivo di verificare il risultato funzionale
del sistema trascurando gli effetti timing.
(ritardo di propagazione).



- Simulazione elettrica
- Simulazione logica
- Simulazione logica funzionale ($t_{pLH} = t_{pHL} = \emptyset$)

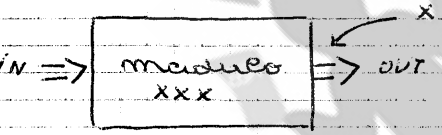
Ditende di interesse per questo corso:

- Xilinx
- Altera (Acquisita da Intel)

HDL - Verilog

Nasce per fare descrizione e simulazione di un circuito digitale.

Unità base di descrizione Verilog: file che descrive un modulo.



xxx.v:

Parte di dichiarazione

Parte di descrizione

I moduli possono essere istanziati gerarchicamente.

Sintassi del file xxx.v:

module nome_modulo (lista di nodi I/O)

input nomi_nodi_I;

output nomi_nodi_O;

ulteriori dichiarazioni come nodi interni (...)

[descrizione]

endmodule

// commento

/* commento */

Master Copy CENTRO 050/8312126 388/9837745

Il linguaggio è Key sensitive

ABC diverso da abc

Che valori può assumere una variabile?

0, 1, Z, X

↑ ↑

questa impedenza | indeterminato

Variabili di tipo:

- Wire (nodi interni)
- reg (unica variabile valutata all'interno dei costrutti procedurali)
- integer

reg a, b, c; // variabili interne al modulo

wire sum, prod;

integer i, j; // variabile a 32 bit

29/09/2017

input porta_1;

output porta_0;

inout porta_1_0;

Variabili Vettoriali:

reg [7:0] a; // a è un vettore a 8 bit
[MSB : LSB]

a[i] consente di selezionare i-esimo componente.

reg [0:7] b; // b è un vettore con organizzazione di bit in verso opposto.

reg [15:0] word;

word [15:8] -> sono gli 8 bit più significativi

word [7:0] -> " " " " meno "

Operatore di concatenazione:

reg a, b, c, d;

{a, b, c, d} è un vettore a 4 bit

↑ ↑

MSB LSB